

# Liczniki

Licznikiem nazywamy układ logiczny sekwencyjny przeznaczony do zliczania impulsów wejściowych. Pojawienie się kolejnego impulsu wejściowego powoduje zmianę stanu licznika, przy czym kolejnym stanom odpowiada liczba zliczonych do osiągnięcia tego stanu impulsów wejściowych. Najczęściej zliczaniu podlegają impulsy zegarowe, a dodatkowe wejścia służą do programowania sposobu liczenia.

Licznik nazywamy modulo  $n$ , jeżeli może on zliczyć  $n-1$  impulsów, a impuls  $n$ -ty powoduje powrót do stanu spoczynkowego.

Licznik liczy „do przodu”, jeżeli zwiększenie liczby zliczonych impulsów powoduje wzrost wskazania licznika. Licznik liczy „do tyłu”- jeżeli zwiększenie liczby impulsów powoduje zmniejszenie wskazania licznika.

Licznik liczący „do przodu” albo „do tyłu” w zależności od sygnałów na wejściach dodatkowych nazywamy licznikiem rewersyjnym.

## Podział liczników:



Liczniki zbudowane są z pewnej liczby synchronicznych przerzutników, odpowiednio ze sobą połączonych. Zerowanie licznika jest to ustawienie wszystkich przerzutników w stan 0. Liczbę stanów przyjmowanych przez licznik w jednym pełnym cyklu nazywa się długością cyklu lub pojemnością licznika. Jeżeli licznik składa się z  $n$  przerzutników, to jego pojemność zależy od połączeń logicznych między poszczególnymi przerzutnikami, zawiera się w przedziale  $<1, 2^n>$ .

Jeżeli licznik ma  $p$  różnych stanów, przez które przechodzi cyklicznie, to określa się go jako licznik modulo  $p$ .

Każdemu określone stanowi licznika odpowiada jedna określona kombinacja stanów przerzutników tworzących licznik.

Licznik dwójkowy o pojemności 10 nazywa się licznikiem dziesiętnym lub dekadowym.

Pełny cykl pracy takiego licznika obejmuje 10 stanów.

Przydatność licznika do pracy w określonych systemach cyfrowych może być oceniona w oparciu o jego podstawowe parametry:

- szybkość działania
- czas ustalania zawartości licznika.

Szybkość działania określa się przez podanie maksymalnej dopuszczalnej częstotliwości  $f_{\max}$  impulsów zliczanych.

W liczniku asynchronicznym maksymalna częstotliwość impulsów wyjściowych występuje tylko w pierwszym przerzutniku i nie może przekroczyć dopuszczalnej wartości  $f_{\max}$ .

Ponieważ maksymalny czas ustalania się zawartości licznika jest sumą czasów propagacji  $t_p$  wszystkich przerzutników, to maksymalna częstotliwość wejściowa nie powinna przekroczyć wartości

$$f_{\max} \leq (nt_{p\max} + t_o)^{-1}$$

gdzie:

$n$ -liczba przerzutników wchodzących w skład licznika

$t_p$ -czas propagacji jednego przerzutnika

$t_o$ -czas potrzebny na ustalenie się zawartości licznika po każdym impulsie zliczanym

W liczniku synchronicznym wejścia zegarowe wszystkich przerzutników są połączone, co zapewnia jednoczesność zmian stanów przerzutników. Czas ustalania zawartości licznika determinowany jest sumą czasów propagacji sygnału przez układy kombinacyjne, realizujące zbiór funkcji przełączających dla wejść informacyjnych przerzutników licznika. Ze względu na sposób realizacji tych funkcji wyróżnia się:

- liczniki synchroniczne z przeniesieniami równoległymi
- liczniki synchroniczne z przeniesieniami szeregowymi.

## **PRZYKŁADY**

### **I. Liczniki synchroniczne:**

**W celu zilustrowania sposobu projektowania liczników za pomocą tablic Karnaugh przedstawiamy najprostszy licznik impulsów modulo 2 (mod2) na przerzutniku**

- a) D
- b) JK

**Ad.a)**

Tablica stanów przerzutnika D:

D	$Q_{n+1}$
0	0
1	1

Tablica przejść licznika mod2 liczącego w górę

$S_n$	$S_{n+1}$
0	1
1	0

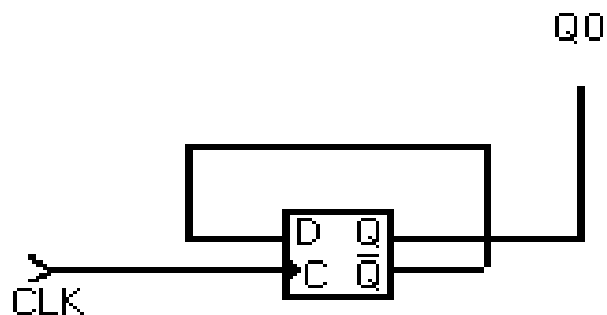
Na podstawie tablicy stanów przerzutnika i tablicy przejść licznika wyznaczamy tablicę Karnaugh.

D		
$Q_0$	0	1

	1	0
--	---	---

Z tablicy Karnaugh wyznaczamy funkcje przełączające dla wejścia przerzutnika licznika:  
 $D = \overline{Q_0}$

Schemat logiczny rozpatrywanego licznika przedstawia rysunek:



**ad.b) na przerzutnikach JK**

Tablica stanów dla przerzutnika JK.

J	K	$Q_{n+1}$
0	0	$Q_n$
0	1	0
1	0	1
1	1	$\overline{Q_n}$

Tablica wzbudzeń sporządzona na podstawie tablicy stanów:

$Q_n$	$Q_{n+1}$	J	K
0	0	0	-
0	1	1	-
1	0	-	1
1	1	-	0

Tablica przejść licznika mod 2 liczącego w górę

$S_n$	$S_{n+1}$
0	1
1	0

Na podstawie tablicy stanów przerzutnika i tablicy przejść licznika wyznaczamy tablicę Karnaugh.

Sposoby wyznaczania tablic Karnaugh na przykładzie przerzutnika JK:

III stan	1	0	01	0	-
IV stan	0	1	0	1	1
IV stan	1	1	1	0	0

### I sposób

Gdy licznik jest wyzerowany – odpowiada to wyjściom przerzutników  $Q_2Q_1Q_0 = 000$ .

Doprowadzamy sygnał zegarowy, licznik przechodzi ze stanu 0 do 1 co w zapisie binarnym przyjmuje postać

$Q_2Q_1Q_0 (000) \rightarrow 001$

Dla bitu  $Q_0$  następuje zmiana z 0 ( $Q_n$ )  $\rightarrow$  1 ( $Q_{n+1}$ ).

Patrzmy do tablicy stanów przerzutnika JK

	J	K	$Q_{n+1}$
I stan	0	0	$Q_n$
II stan	0	1	0

odpowiada to III i IV stanowi, a zatem  $J=1$  a  $K$  dowolne (-wpis do tablicy Karnaugh)

Po osiągnięciu stanu 1 kolejnym stanem będzie liczba 0 co w zapisie binarnym przyjmuje postać

$Q_2Q_1Q_0 (001) \rightarrow 000$

Dla bitu  $Q_0$  następuje zmiana z 1 ( $Q_n$ )  $\rightarrow$  0 ( $Q_{n+1}$ ).

Patrzmy do tablicy stanów przerzutnika JK

	J	K	$Q_{n+1}$
I stan	0	0	$Q_n$

odpowiada to II i IV stanowi, a zatem  $J=\text{dowolne}$  a  $K=1$

Czynności te powtarzamy dla wszystkich przejść licznika, zarówno dla bitu  $Q_2$ ,  $Q_1$  i  $Q_0$ .

Na tej zasadzie uzupełniamy tabele Karnaugh.

### II sposób

Sporządzamy tabelkę zawierającą wszystkie możliwe przejścia przerzutnika z  $Q_n$  do  $Q_{n+1}$ .

Jest to tabela wzbudzeń przerzutnika.

$Q_n$	$Q_{n+1}$	J	K
0	0	0	-

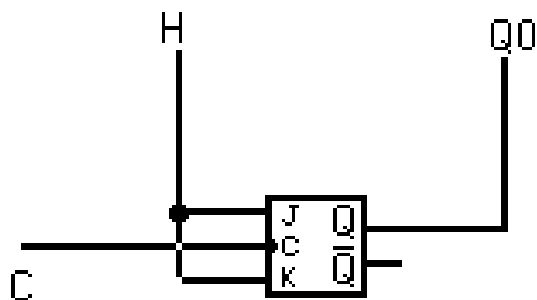
W tabeli mamy od razu wszystkie możliwe przejścia przerzutnika, które jednoznacznie determinują nam wartość wejść J K.

J		
$Q_0$	0	1
	1	-

K		
$Q_0$	0	1
	-	1

Z tablicy Karnaugh wyznaczamy funkcję przełączającą dla wejścia przerzutnika licznika  $J=1$   
 $K=1$

Schemat logiczny rozpatrywanego licznika przedstawia rysunek :



**Licznik synchroniczny mod 5 pracujący w kodzie binarnym z użyciem procedury kodowania automatu na przerzutnikach JK, zliczający w górę.**

Tablica stanów dla przerzutnika JK.

J	K	$Q_{n+1}$
0	0	$Q_n$
0	1	0
1	0	1
1	1	$\overline{Q_n}$

Tablica przejść licznika.

$S_n$	$S_{n+1}$
0	1
1	2
2	3
3	4
4	0

$S_n$			$S_{n+1}$		
$Q_2$	$Q_1$	$Q_0$	$Q_2$	$Q_1$	$Q_0$
0	0	0	0	0	1
0	0	1	0	1	0
0	1	0	0	1	1
0	1	1	1	0	0
1	0	0	0	0	0

Ponieważ licznik ma liczyć w górę a zatem po stanie 0 ma występować stan 1,  
po stanie 1  $\rightarrow$  2 ,  
po stanie 3  $\rightarrow$  4,  
po stanie 4  $\rightarrow$  0.

Na podstawie tablicy stanów przerzutnika i tablicy przejść licznika otrzymujemy tablice Karnaugh.

Wyznaczamy funkcje przełączające dla wejść poszczególnych przerzutników JK licznika.

$J_0$

$Q_2 \backslash Q_1 Q_0$	00	01	11	10
0	1	-	-	1
1	0	-	-	-

$$J_0 = \overline{Q_2}$$

$$K_0$$

$Q_2 \backslash Q_1 Q_0$	00	01	11	10
0	-	1	1	-
1	-	-	-	-

$$K_0 = 1$$

$$J_1$$

$Q_2 \backslash Q_1 Q_0$	00	01	11	10
0	0	1	-	-
1	0	-	-	-

$$J_1 = Q_0$$

$$K_1$$

$Q_2 \backslash Q_1 Q_0$	00	01	11	10
0	-	-	1	0
1	-	-	-	-

$$K_1 = Q_0$$

$$J_2$$

$Q_2 \backslash Q_1 Q_0$	00	01	11	10
0	0	0	1	0
1	-	-	-	-

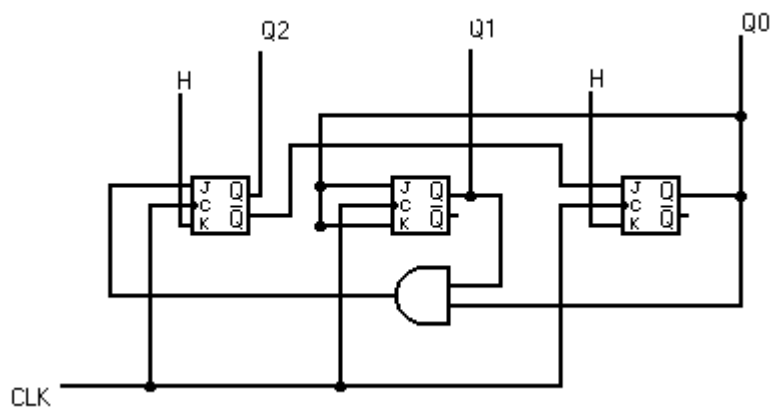
$$J_2 = Q_0 Q_1$$

$$K_2$$

$Q_2 \backslash Q_1 Q_0$	00	01	11	10
0	-	-	-	-
1	1	-	-	-

$$K_2 = 1$$

Na podstawie funkcji przełączających rysujemy schemat logiczny rozpatrywanego licznika.



Układ licznika mod5

**Licznik synchroniczny zliczający w górę i w dół (dodatkowe wejście Up) mod 4 pracujący w kodzie binarnym z użyciem procedury kodowania automatu na przerzutnikach D**

Tablica stanów dla przerzutnika D.

D	$Q_{n+1}$
0	0
1	1

Tablica stanów licznika (zliczającego w przód i w tył)

W przód			W tył		
$S_n$			$S_{n+1}$		
$U_p=1$			$U_p=0$		
0	0	0	1	0	1
1	0	1	2	1	0
2	1	0	3	1	1
3	1	1	0	0	0
			2	1	0

Na podstawie tablicy stanów przerzutnika i tablicy przejść licznika otrzymujemy tablice Karnaugh, oraz wyznaczamy funkcje przełączające dla wejść poszczególnych przerzutników licznika.

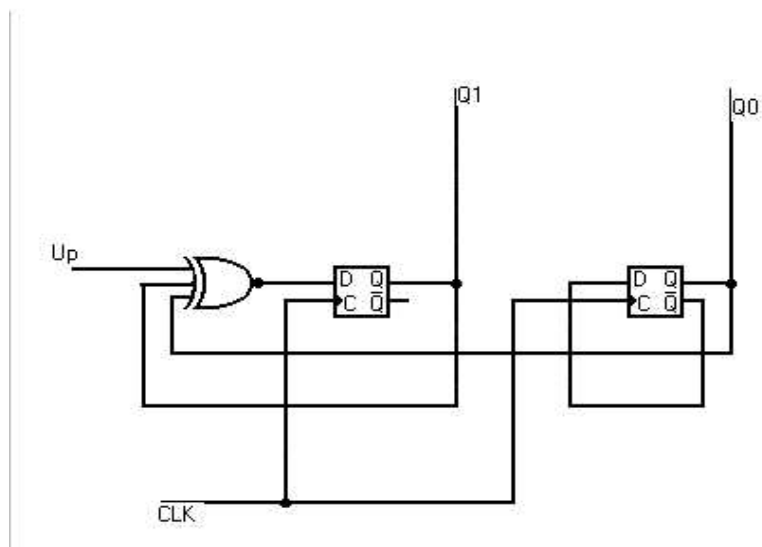
$D_0$				
$Q_2 \backslash Q_1 Q_0$	00	01	11	10
0	1	0	0	1
1	1	0	0	1

$$D_0 = \overline{Q_0}$$

$D_1$				
$Q_2 \backslash Q_1 Q_0$	00	01	11	10
0	1	0	1	0
1	0	1	0	1

$$D_1 = \overline{Q_0} \oplus Q_1 \oplus U_p$$

Na podstawie funkcji przełączających rysujemy schemat logiczny rozpatrywanego licznika.



Układ licznika mod 4

**3. Licznik synchroniczny zliczający w dół modulo 6, pracujący w kodzie binarnym z użyciem procedury kodowania automatu na przerzutnikach T**

Tablica stanów dla przerzutnika T.

	$Q_{n+1}$
0	$Q_n$
1	$\overline{Q_n}$

Tablica przejść licznika

$S_n$				$S_{n+1}$			
Lp	$Q_2$	$Q_1$	$Q_0$	$Q_2$	$Q_1$	$Q_0$	Lp
0	0	0	0	1	0	1	5
1	0	0	1	0	0	0	0
2	0	1	0	0	0	1	1
3	0	1	1	0	1	0	2
4	1	0	0	0	1	1	3
5	1	0	1	1	0	0	4

Na podstawie tablicy stanów przerzutnika i tablicy przejść licznika otrzymujemy tablice Karnaugh, oraz wyznaczamy funkcje przełączające dla wejść poszczególnych przerzutników licznika.

$T_0$

$Q_2 \backslash Q_1 Q_0$	00	01	11	10
0	1	1	1	1
1	1	1	-	-

$$T_0 = 1$$

$T_1$

$Q_2 \backslash Q_1 Q_0$	00	01	11	10
0	0	0	0	1
1	1	0	-	-

$$T_1 = Q_2 \overline{Q_0} + Q_1 \overline{Q_0}$$

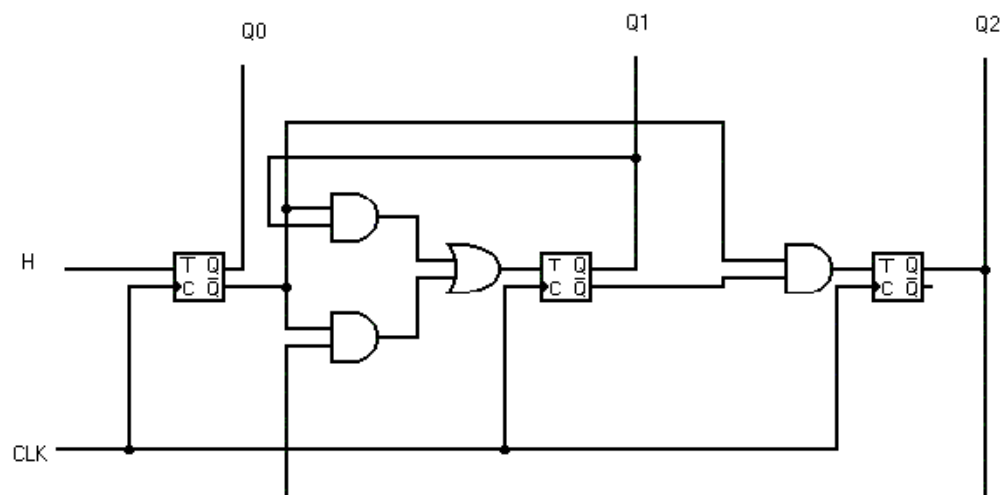
$T_2$

$Q_2 \backslash Q_1 Q_0$	00	01	11	10
0	1	0	0	0
1	1	0	-	-

$$T_2 = \overline{Q_1 Q_0}$$

Na podstawie funkcji przełączających rysujemy schemat logiczny rozpatrywanego licznika.





**Licznik synchroniczny mod 16 zliczający w przód w naturalnym kodzie dwójkowym na przerzutnikach JK.**

Tablica stanów przerzutnika

J	K	Q <sub>n+1</sub>
0	0	Q <sub>n</sub>
0	1	0
1	0	1
1	1	$\overline{Q_n}$

Tablica przejść licznika:

S <sub>n</sub>	S <sub>n+1</sub>
0 0000	1 0001
1 0001	2 0010
2 0010	3 0011
3 0011	4 0100
4 0100	5 0101
5 0101	6 0110
6 0110	7 0111
7 0111	8 1000
8 1000	9 1001
9 1001	10 1010
10 1010	11 1011
11 1011	12 1100
12 1100	13 1101
13 1101	14 1110
14 1110	15 1111
15 1111	0 0000

Na podstawie tabeli stanów przerzutnika i tablicy przejść licznika wyznaczamy tabele Karnaugh dla przerzutników JK odpowiedzialnych za stany na poszczególnych wyjściach licznika.

$Q_3Q_2 \backslash Q_1Q_0$	00	01	11	10
00	1	-	-	1
01	1	-	-	1
11	1	-	-	1
10	1	-	-	1

$K^0$

$Q_3Q_2 \backslash Q_1Q_0$	00	01	11	10
00	-	1	1	-
01	-	1	1	-
11	-	1	1	-
10	-	1	1	-

$J^1$

$Q_3Q_2 \backslash Q_1Q_0$	00	01	11	10
00	0	1	-	-
01	0	1	-	-
11	0	1	-	-
10	0	1	-	-

$K^1$

$Q_3Q_2 \backslash Q_1Q_0$	00	01	11	10
00	-	-	1	0
01	-	-	1	0
11	-	-	1	0
10	-	-	1	0

$J^2$

$Q_3Q_2 \backslash Q_1Q_0$	00	01	11	10
00	0	0	1	0
01	-	-	-	-
11	-	-	-	-
10	0	0	1	0

$K^2$

$Q_3Q_2 \backslash Q_1Q_0$	00	01	11	10
00	-	-	-	-
01	0	0	1	0
11	0	0	1	0
10	-	-	-	-

$J^3$

$Q_3Q_2 \backslash Q_1Q_0$	00	01	11	10
00	0	0	0	0
01	0	0	1	0
11	-	-	-	-
10	-	-	-	-

$K^3$

$Q_3Q_2 \backslash Q_1Q_0$	00	01	11	10
00	-	-	-	-
01	-	-	-	-
11	0	0	1	0
10	0	0	0	0

Na podstawie tablic Karnaugh'a wyznaczamy funkcje przełączające dla wej. poszczególnych przerzutników licznika.

$$J_0=K_0=1$$

$$J_1=K_1=Q_0$$

$$J_2=K_2=Q_0 Q_1$$

$$J_3=K_3=Q_0 Q_1 Q_2$$

Dla odpowiednio większej liczby przerzutników otrzymalibyśmy kolejne funkcje przełączające dla poszczególnych przerzutników licznika.

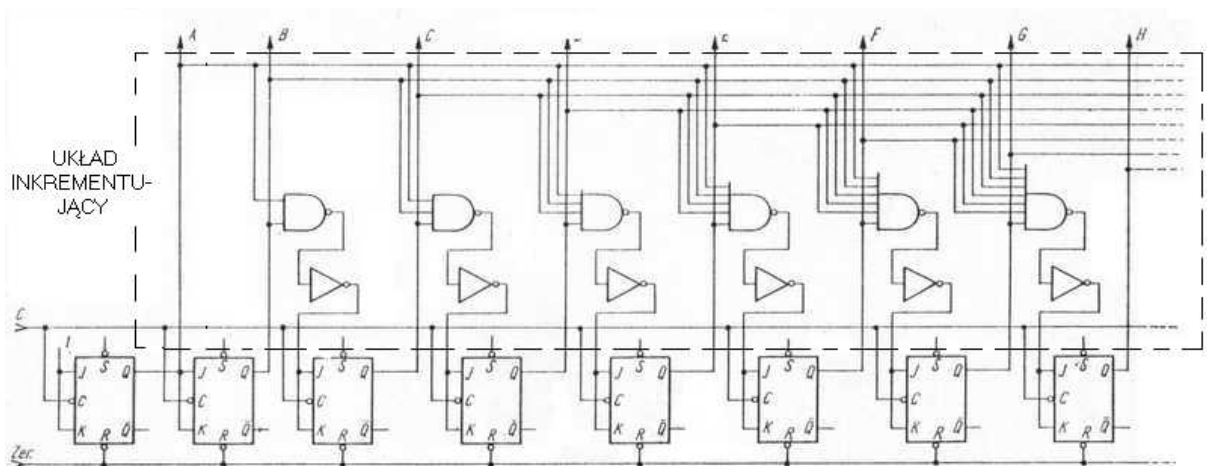
$$J_4=K_4=Q_0 Q_1 Q_2 Q_3$$

$$J_5=K_5=Q_0 Q_1 Q_2 Q_3 Q_4$$

$J_N=K_N=Q_0 Q_1 Q_2 \dots Q_{N-1}$  – z równania tego można wypisać wyrażenie na funkcje przełączającą dowolnego wejścia przerzutnika w liczniku.

Łącząc wejścia sterujące J i K przerzutnika JK-MS otrzymujemy przerzutnik typu T.

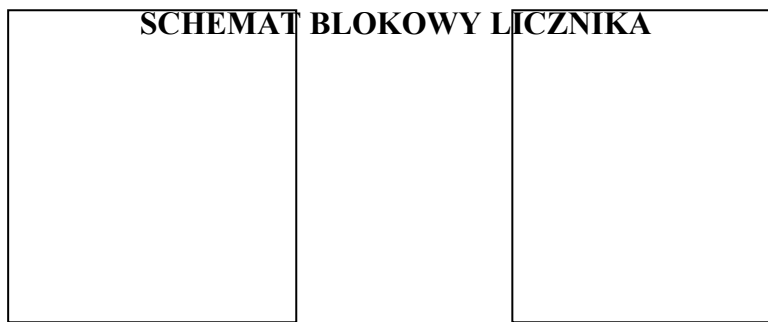
A zatem licznik zbudowany na przerzutnikach T wyglądałby tak samo. ( zamiast przerzutników JK-MS byłyby przerzutniki T, wejścia T przerzutników byłyby podłączone tam gdzie wejścia J i K przerzutników JK-MS)

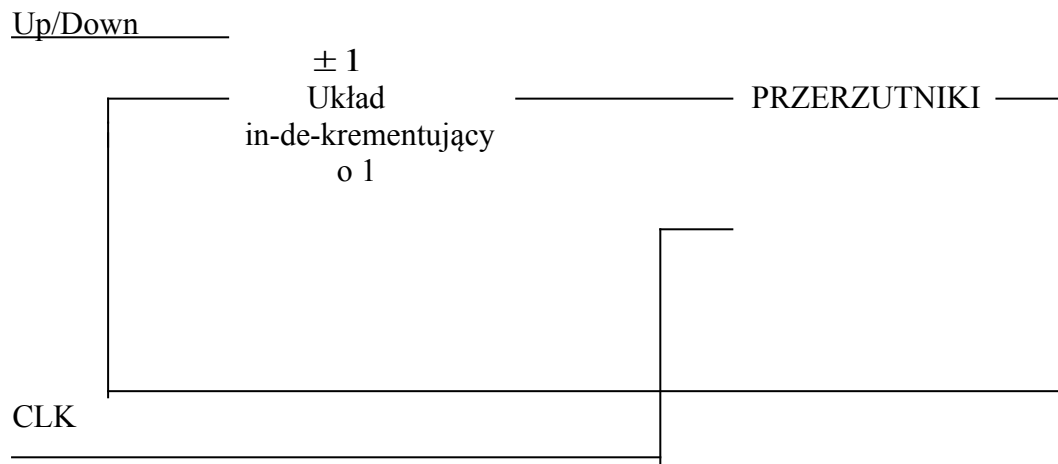


Schemat logiczny synchronicznego licznika dwójkowego z przeniesieniami równoległymi

Schemat licznika można przedstawić w postaci schematu blokowego, przedstawiającego układ przerzutników i układ inkrementujący lub dekrementujący, co ilustruje rysunek:

### SCHEMAT BLOKOWY LICZNIKA





W modelu licznika przedstawionym powyżej generalnie stosuje się przerzutniki **D**.

**Licznik synchroniczny mod 16 zliczający w przód na przerzutnikach D.**

Tablica stanów dla przerzutnika D

D	$Q_{n+1}$
0	0
1	1

Tablica przejść licznika

$S_n$	$S_{n+1}$
0 0000	1 0001
1 0001	2 0010
2 0010	3 0011
3 0011	4 0100
4 0100	5 0101
5 0101	6 0110
6 0110	7 0111
7 0111	8 1000
8 1000	9 1001
9 1001	10 1010
10 1010	11 1011
11 1011	12 1100
12 1100	13 1101
13 1101	14 1110
14 1110	15 1111
15 1111	0 0000

Na podstawie tablicy stanów przerzutnika i tablicy przejść licznika tworzymy tablicę Karnaugh

$D_0$

$Q_3Q_2 \backslash Q_1Q_0$	00	01	11	10
00	1	0	0	1
01	1	0	0	1
11	1	0	0	1
10	1	0	0	1

$D_1$

$Q_3Q_2 \backslash Q_1Q_0$	00	01	11	10
00	0	1	0	1
01	0	1	0	1
11	0	1	0	1
10	0	1	0	1

$D_2$

$Q_3Q_2 \backslash Q_1Q_0$	00	01	11	10
00	0	0	1	0
01	1	1	0	1
11	1	1	0	1
10	0	0	1	0

$D_3$

$Q_3Q_2 \backslash Q_1Q_0$	00	01	11	10
00	0	0	0	0
01	0	0	1	0
11	1	1	0	1
10	1	1	1	1

Na podstawie tablic Karnaugh'a wyznaczamy funkcje przełączające dla wejść poszczególnych przerzutników licznika.

$$D_0 = \overline{Q_0}$$

$$D_1 = Q_0 \overline{Q_1} + \overline{Q_0} Q_1 = Q_0 \oplus Q_1$$

$$D_2 = Q_0 Q_1 \overline{Q_2} + \overline{Q_1} Q_2 + \overline{Q_0} Q_2 = Q_0 Q_1 \overline{Q_2} + (\overline{Q_0} + \overline{Q_1}) Q_2 = Q_0 Q_1 \overline{Q_2} + \overline{Q_0} Q_1 Q_2 = Q_0 Q_1 \oplus Q_2$$

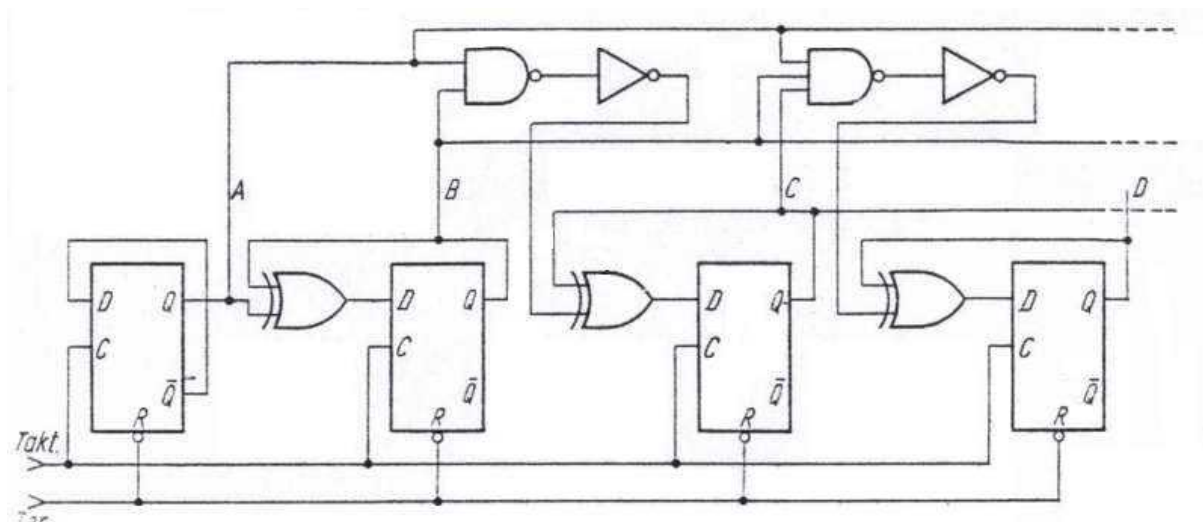
$$D_3 = Q_0 Q_1 Q_2 \overline{Q_3} + \overline{Q_1} Q_3 + \overline{Q_0} Q_3 + \overline{Q_2} Q_3 = Q_0 Q_1 Q_2 \overline{Q_3} + (\overline{Q_0} + \overline{Q_1} + \overline{Q_2}) Q_3 = Q_0 Q_1 Q_2 \overline{Q_3} + \overline{Q_0 Q_1 Q_2} Q_3 = Q_0 Q_1 Q_2 \oplus Q_3$$

analogicznie dla większej liczby przerzutników otrzymujemy:

$$D_4 = Q_0 Q_1 Q_2 Q_3 \oplus Q_4$$

.....

$D_N = Q_0 Q_1 \dots Q_{N-1} \oplus Q_N$  - z równania tego można wypisać wyrażenia na funkcję przełączającą dowolnego wejścia przerzutnika w liczniku.



Schemat logiczny synchronicznego licznika dwójkowego zliczającego w przód w naturalnym kodzie dwójkowym

### Synchroniczny licznik modulo 16 ( 4 bitowy ) zliczający wstecz na przerzutnikach D

Tablica stanów dla przerzutnika D

D	$Q_{n+1}$
0	0
1	1

Tablica przejść licznika:

$S_n$	$S_{n+1}$
0 0000	1 1111
1 0001	2 0000
2 0010	3 0001
3 0011	4 0010
4 0100	5 0011
5 0101	6 0100
6 0110	7 0101
7 0111	8 0110
8 1000	9 0111
9 1001	10 1000
10 1010	11 1001
11 1011	12 1010
12 1100	13 1011
13 1101	14 1100
14 1110	15 1101
15 1111	0 1110

Na podstawie tablicy stanów i tablicy przejść tworzymy tablice Karnaugh.

$D0$

$Q_3Q_2 \backslash Q_1Q_0$	00	01	11	10
00	1	0	0	1
01	1	0	0	1
11	1	0	0	1
10	1	0	0	1

$D1$

$Q_3Q_2 \backslash Q_1Q_0$	00	01	11	10
00	1	0	1	0
01	1	0	1	0
11	1	0	1	0
10	1	0	1	0

$D_2$

$Q_3Q_2 \backslash Q_1Q_0$	00	01	11	10
00	1	0	0	0
01	0	1	1	1
11	0	1	1	1
10	1	0	0	0

$D_3$

$Q_3Q_2 \backslash Q_1Q_0$	00	01	11	10
00	1	0	0	0
01	0	0	0	0
11	1	1	1	1
10	0	1	1	1

Z tablicy Karnaugha wyznaczamy funkcje przełączające dla wej. poszczególnych przerzutników licznika.

$$D_0 = \overline{Q_0}$$

$$D_1 = \overline{Q_0} \overline{Q_1} + Q_0 Q_1 = \overline{Q_0} \oplus Q_1$$

$$D_2 = \overline{Q_0} \overline{Q_1} \overline{Q_2} + Q_0 Q_2 + Q_1 Q_2 = \overline{Q_0} \overline{Q_1} \oplus Q_2$$

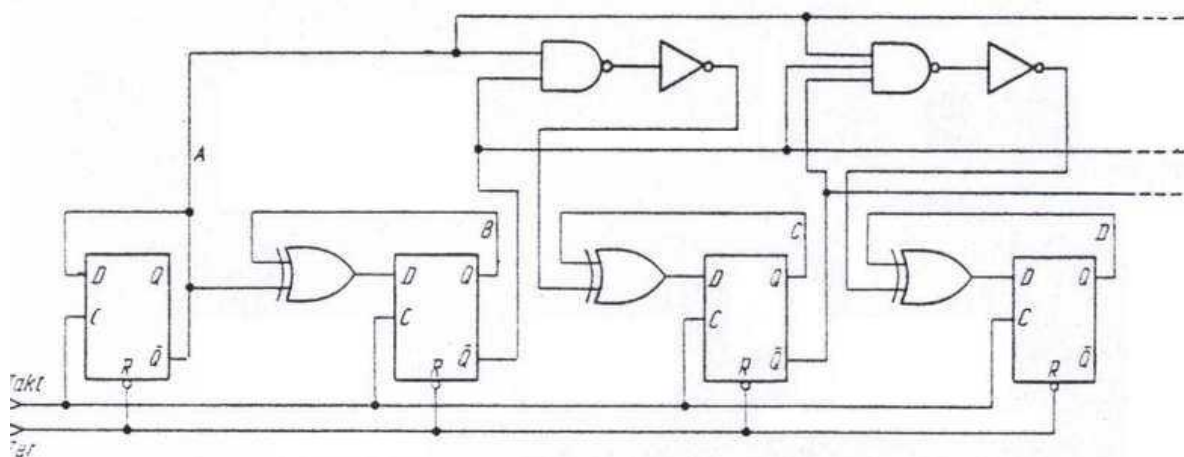
$$D_3 = \overline{Q_0} \overline{Q_1} \overline{Q_2} \overline{Q_3} + Q_2 Q_3 + Q_0 Q_3 + Q_1 Q_3 = \overline{Q_0} \overline{Q_1} \overline{Q_2} \oplus Q_3$$

i analogicznie :

$$D_4 = \overline{Q_0} \overline{Q_1} \overline{Q_2} \overline{Q_3} \oplus Q_4$$

....

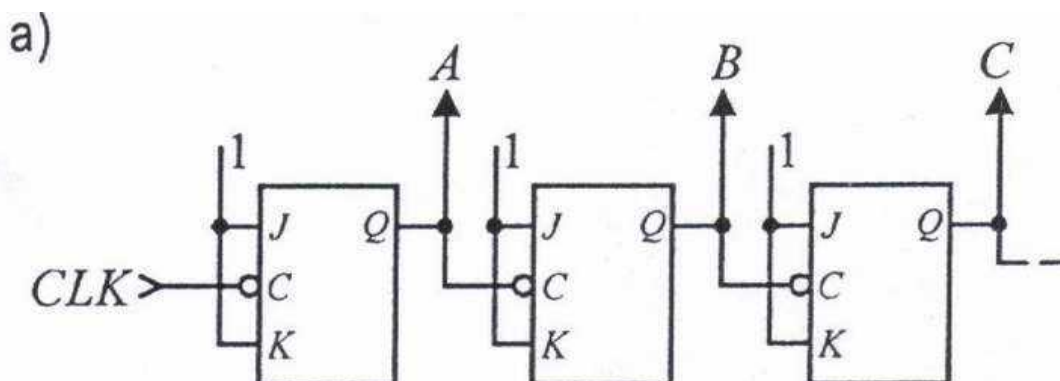
$D_N = \overline{Q_0} \overline{Q_1} * \dots * \overline{Q_{N-1}} \oplus Q_N$  - z równania tego można wypisać wyrażenie na funkcje przełączającą dowolnego wejścia przerzutnika w liczniku.



Schemat logiczny synchronicznego licznika dwójkowego zliczającego wstecz w naturalnym kodzie dwójkowym

## **II. Liczniki asynchroniczne :**

Asynchroniczny licznik dwójkowy można realizować tworząc łańcuch szeregowy dwójek liczących, w których wejście zegarowe C każdego przerzutnika połączone jest z wyjściem Q poprzedniego, jak to pokazano na rys.



Aby otrzymać zliczanie w przód przerzutniki muszą zmieniać swój stan przy zmianie impulsu zegarowego z 1 na 0. Warunek ten jest spełniony przy zastosowaniu przerzutników JK master – slave, przy ustawionych  $J=K=1$ . Licznik ten można dowolnie rozszerzać. W przedstawionym układzie można również zastosować przerzutniki wyzwalane dodatnim zboczem impulsu zegara, czyli np. przerzutniki D wyzwalane zboczem. Przy połączeniach takich jak na rys. otrzymamy licznik zliczający wstecz. Aby zrealizować zliczanie w przód, należy dokonać inwersji sygnału zegarowego, lub prościej, wejścia zegarowe przerzutników połączyć z wyjściami  $\overline{Q}$  poprzedzających przerzutników. Zliczanie wstecz oznacza, że wartości liczbowe odpowiadające kolejnym stanom są malejące. Maksymalna wartość częstotliwości impulsów wejściowych dla licznika asynchronicznego z dekodowaniem stanów wynosi:

$$\frac{1}{f_{\max}} \geq nt_p + t_s$$

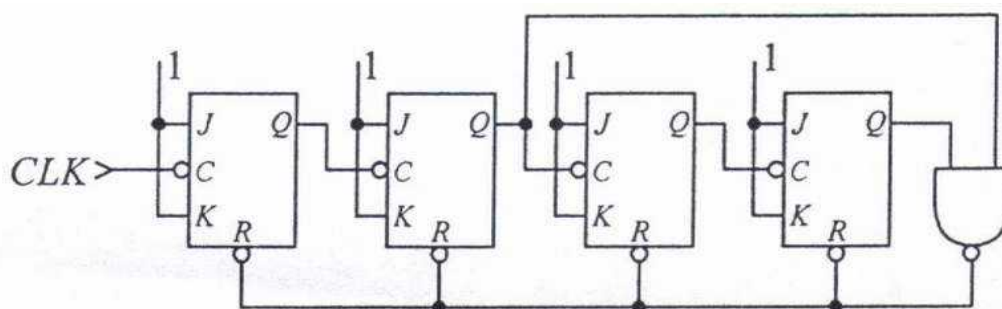
przy czym:

$n$  – liczba przerzutników

$t_p$  – czas opóźnienia (propagacji) jednego przerzutnika

$t_s$  – czas strobowania (czas trwania impulsu na wyjściu dekodera)

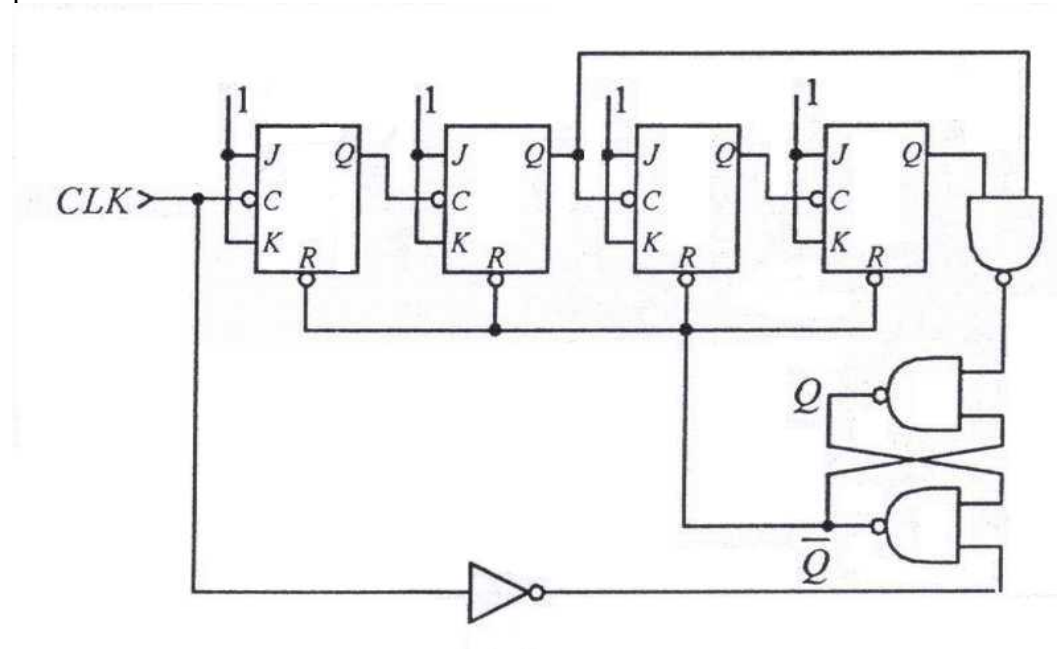
Asynchroniczny licznik dziesiętny ze sprzężeniem zerującym



Liczniki asynchroniczne zaprojektowane w ten sposób mogą działać nieprawidłowo w przypadku, gdy czas opóźnienia (propagacji) między wejściem zerującym przerzutnika a



Asynchroniczny licznik dziesiętny z zerującym układem sprzężenia zawierającym przerzutnik RS.



J	K	Q <sub>n+1</sub>
0	0	Q <sub>n</sub>
0	1	0
1	0	1
1	1	$\overline{Q_n}$

				Sn+1			
		X=1		X=0			
Sn		do przodu		do tyłu			
0	0000	1	0001	15	1111		
1	0001	2	0010	0	0000		
2	0010	3	0011	1	0001		
3	0011	4	0100	2	0010		
4	0100	5	0101	3	0011		
5	0101	6	0110	4	0100		
6	0110	7	0111	5	0101		
7	0111	8	1000	6	0110		
8	1000	9	1001	7	0111		
9	1001	10	1010	8	1000		
10	1010	11	1011	9	1001		
11	1011	12	1100	10	1010		

12	1100	13	1101	11	1011
13	1101	14	1110	12	1100
14	1110	15	1111	13	1101
15	1111	0	0000	14	1110

JAKA

X	DC\BA	00	01	11	10
1	00	1-	-0	-1	1-
1	01	1-	-0	-1	1-
1	11	1-	-0	-1	1-
1	10	1-	-0	-1	1-
0	10	1-	-0	-1	1-
0	11	1-	-0	-1	1-
0	01	1-	-0	-1	1-
0	00	1-	-0	-1	1-

$$J_A = K_A = 1$$

JBK B

X	DC\BA	00	01	11	10
1	00	0-	1-	-1	-0
1	01	0-	1-	-1	-0
1	11	0-	1-	-1	-0
1	10	0-	1-	-1	-0
0	10	1-	0-	-0	-1
0	11	1-	0-	-0	-1
0	01	1-	0-	-0	-1
0	00	1-	0-	-0	-1

$$J_B = K_B = AX + \overline{AX}$$

JcKc

X	DC\BA	00	01	11	10
1	00	0-	0-	1-	0-
1	01	-0	-0	-1	-0
1	11	-0	-0	-1	-0
1	10	0-	0-	1-	0-
0	10	1-	0-	0-	0-
0	11	-1	-0	-0	-0
0	01	-1	-0	-0	-0
0	00	1-	0-	0-	0-

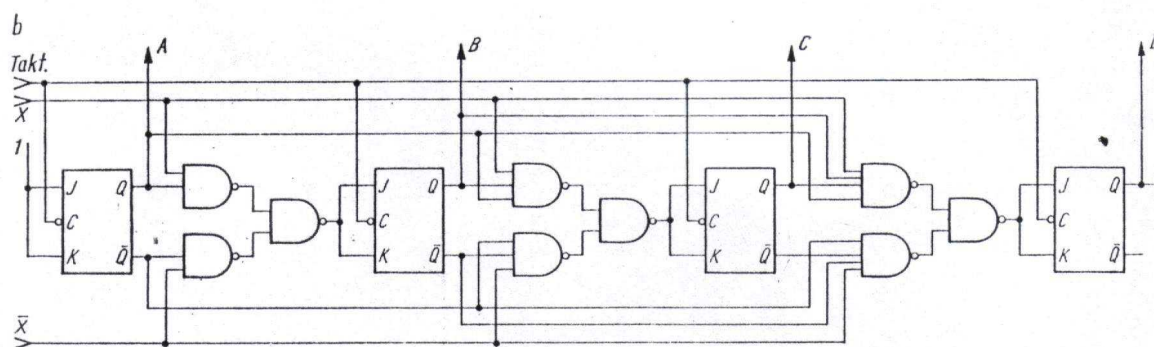
$$J_B = K_B = ABX + \overline{ABX}$$

JcKc

X	DC\BA	00	01	11	10
1	00	0-	0-	0-	0-
1	01	0-	0-	1-	0-
1	11	-0	-0	-1	-0
1	10	-0	-0	-0	-0
0	10	-1	-0	-0	-0
0	11	-0	-0	-0	-0
0	01	0-	0-	0-	0-
0	00	1-	0-	0-	0-

$$J_B = K_B = ABCX + \overline{ABCX}$$

	E	D	C	B	A		E	D	C	B	A
0	0	0	0	0	0	0	0	0	0	0	1
1	0	0	0	0	1	1	0	0	0	1	1
2	0	0	0	1	1	2	0	0	1	1	1
3	0	0	1	1	1	3	0	1	1	1	1
4	0	1	1	1	1	4	1	1	1	1	1
5	1	1	1	1	1	5	1	1	1	1	0
6	1	1	1	1	0	6	1	1	1	0	0
7	1	1	1	0	0	7	1	1	0	0	0
8	1	1	0	0	0	8	1	0	0	0	0
9	1	0	0	0	0	9	0	0	0	0	0



Synchroniczny rewersyjny licznik dwójkowy

### III. Liczniki dziesiętne

#### **Licznik zliczający w kodzie Johnsona.**

Liczniki w kodzie Johnsona charakteryzują się łatwością dekodowania poszczególnych stanów.

Dla zdekodowania każdej pozycji dziesiętnej w dekadzie wystarczy dwu wejściowa bramka AND. Jest to, obok możliwości uzyskania dużej maksymalnej częstotliwości zliczania impulsów wejściowych, poważną zaletą tego typu liczników.

Na podstawie tablicy przejść otrzymujemy tablice Karnaugh, oraz wyznaczamy funkcje przełączające dla wejść poszczególnych przerzutników licznika.

JA, KA

EDC \ BA	0	1	11	10
100	0-	--	--	--
101	--	--	--	--
111	0-	--	-1	0-
110	0-	--	--	--
010	--	--	--	--
011	--	--	-0	--
001	--	--	-0	--
000	10	-0	-0	--

$$J_A = \overline{E}, K_A = E$$

$J_B, K_B$

EDC \ BA	0	1	11	10
100	0-	--	--	--
101	--	--	--	--
111	0-	--	-0	-1
110	0-	--	--	--
010	--	--	--	--
011	--	--	-0	--
001	--	--	-0	--
000	0-	10	-0	--

$$J_B = A, K_B = \overline{A}$$

$J_C, K_C$

EDC \ BA	0	1	11	10
100	0-	--	--	--
101	--	--	--	--
111	-1	--	-0	-0
110	0-	--	--	--
010	--	--	--	--
011	--	--	-0	--
001	--	--	-0	--
000	0-	0-	1-	--

$$J_C = B, K_C = \overline{B}$$

$J_D, K_D$

EDC \ BA	0	1	11	10
100	0-	--	--	--
101	--	--	--	--
111	-0	--	-0	-0
110	-1	--	--	--
010	--	--	--	--
011	--	--	-0	--
001	--	--	1-	--
000	0-	0-	0-	--

$$J_D = C, K_D = \overline{C}$$

$J_E, K_E$

EDC \ BA	0	1	11	10
100	-1	--	--	--
101	--	--	--	--
111	-0	--	-0	-0
110	-0	--	--	--



$Q_2 \backslash Q_1 Q_0$	00	01	11	10
0	x	1	-	-
1	0	1	-	-

$$J_1 = Q_0$$

$$\kappa 1$$

$Q_2 \backslash Q_1 Q_0$	00	01	11	10
0	x	-	0	1
1	-	-	0	1

$$K_1 = \overline{Q_0}$$

$$j2$$

$Q_2 \backslash Q_1 Q_0$	00	01	11	10
0	x	0	1	1
1	-	-	-	-

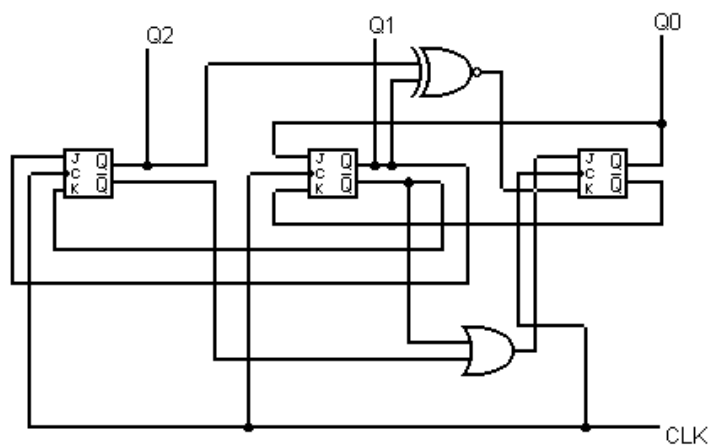
$$J_2 = Q_1$$

$$\kappa 2$$

$Q_2 \backslash Q_1 Q_0$	00	01	11	10
0	x	-	-	-
1	1	1	0	0

$$K_2 = \overline{Q_1}$$

Schemat licznika:



**Licznik synchroniczny zliczający w górę pracujący na innym kodzie niż binarny: 001,010,101,011,111,110,100,001, itd., na przerzutnikach D.**

Tabela stanów przerzutnika:

D	$Q_{n+1}$
0	0
1	1

Tablica przejść licznika:

$S_n$	$S_{n+1}$
001	010

010	101
101	011
011	111
111	110
110	100
100	001

Na podstawie tabeli stanów i tabeli przejść wyznaczamy funkcje przełączające dla poszczególnych licznika:

$D_0$

$Q_2 \backslash Q_1 Q_0$	00	01	11	10
0	x	0	1	1
1	1	1	0	0

$$D_0 = \overline{Q_1}Q_2 + Q_1\overline{Q_2} = Q_1 \oplus Q_2$$

$D_1$

$Q_2 \backslash Q_1 Q_0$	00	01	11	10
0	x	1	1	0
1	0	1	1	0

$$D_1 = Q_0$$

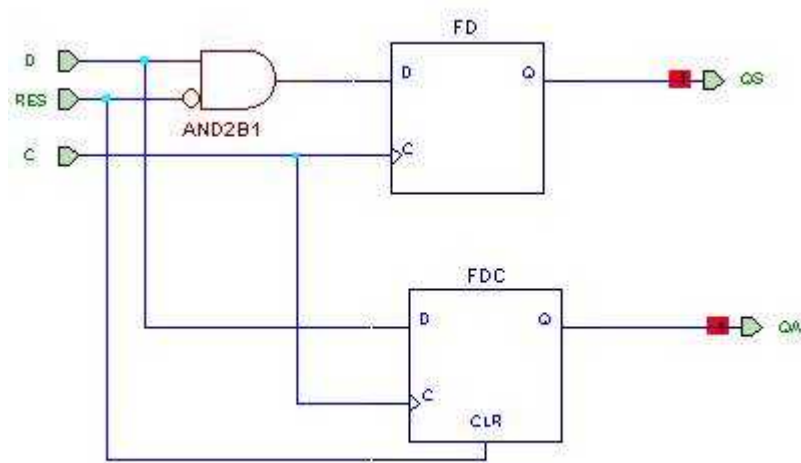
$D_3$

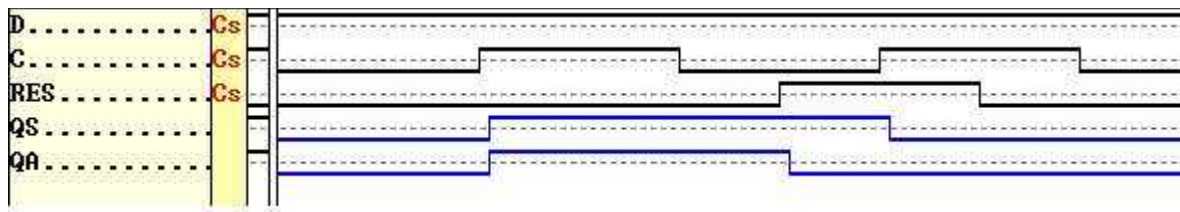
$Q_2 \backslash Q_1 Q_0$	00	01	11	10
0	x	0	1	1
1	0	0	1	1

$$D_2 = Q_1$$

### Resetowanie synchroniczne i asynchroniczne na podstawie przerzutnika D.

Aby pokazać różnice używamy dwóch bibliotecznych przerzutników jeden z resetowaniem synchronicznym FD (dodatkowa bramka AND2B1 realizuje funkcje resetu synchronicznego) i FDC z zerowaniem asynchronicznym.

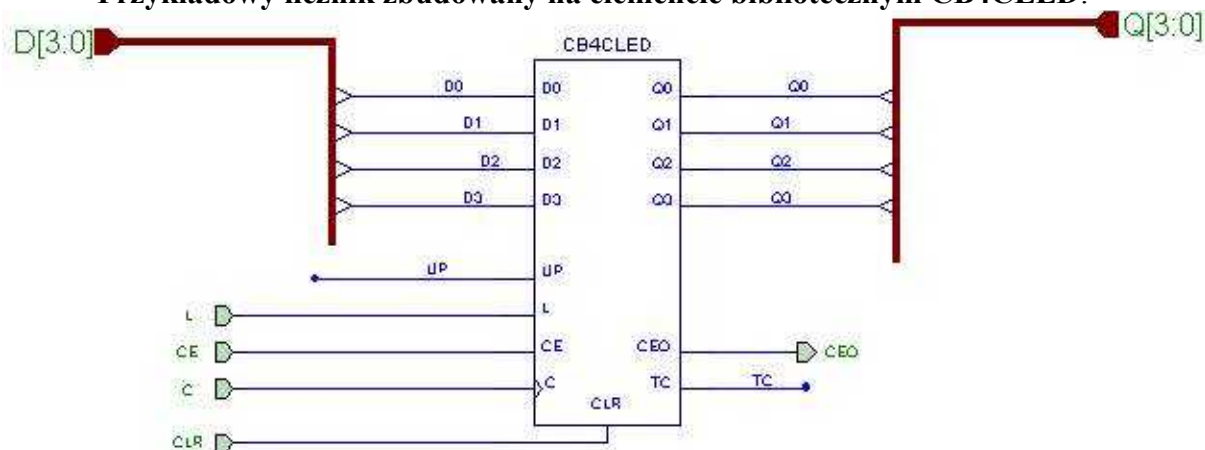




Na wykresie można zaobserwować różnice w wyjściowym przebiegu QS (przerzutnika z resetem synchronicznym) i przebiegu QA (przerzutnika z resetem asynchronicznym).

W przerzutniku z resetem synchronicznym wyzerowanie licznika następuje wraz z pojawieniem się zbocza narastającego zegara. Natomiast w przerzutniku z resetem asynchronicznym wyzerowanie następuje w momencie pojawienia się impulsu na wejściu reset (RES).

### Przykładowy licznik zbudowany na elemencie bibliotecznym CB4CLED.



Wejścia licznika :

D<sub>0</sub> – D<sub>3</sub> wejścia wpisu równoległego – stan tych wejść jest wpisywany do licznika po podaniu impulsu 1 na wejście przepisujące (wprowadzające) L.

L- synchroniczny sygnał kontrolny wpisu równoległego. Jeżeli 1 to stan wejść D zostanie przepisany z narastającym sygnałem C na wyjście licznika.

UP – ustawienie kierunku liczenia licznika (1 – w górę , 0 – w dół)

CE – Clock Enable – jest to wejście poprzez które licznik reaguje lub nie na takt impulsu zegarowego.

C- wejście zegarowe,

CLR – reset asynchroniczny – doprowadzenie poziomu 1 do tego wejścia powoduje wyzerowanie licznika

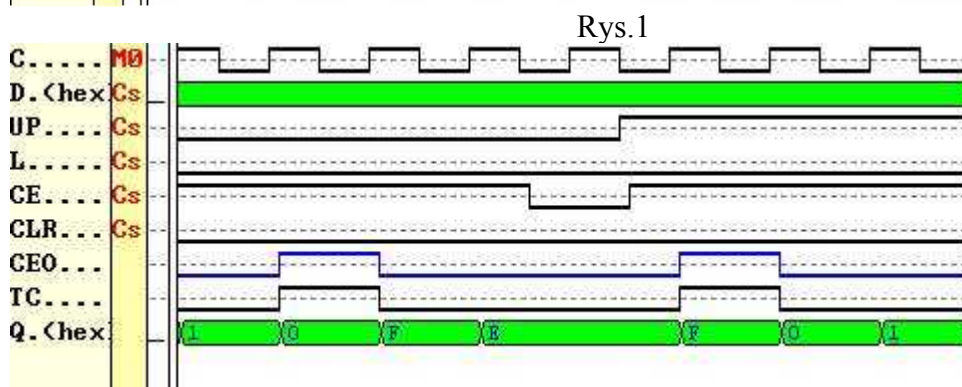
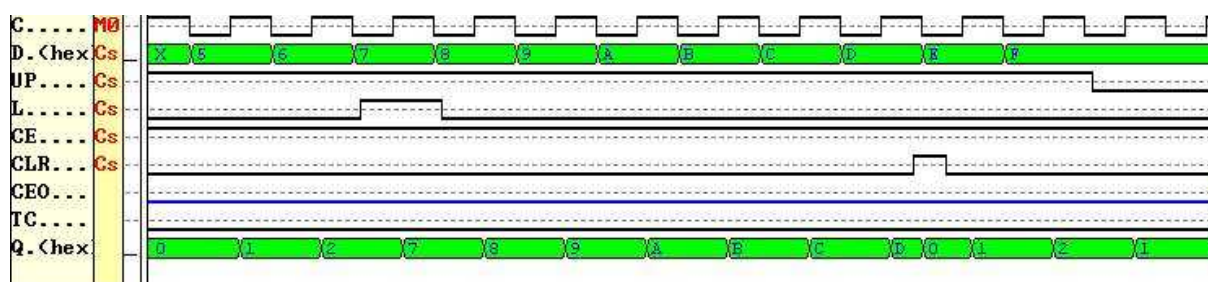
Wyjścia licznika:

Q<sub>0</sub> – Q<sub>3</sub> - wyjścia na których występuje słowo wyjściowe.

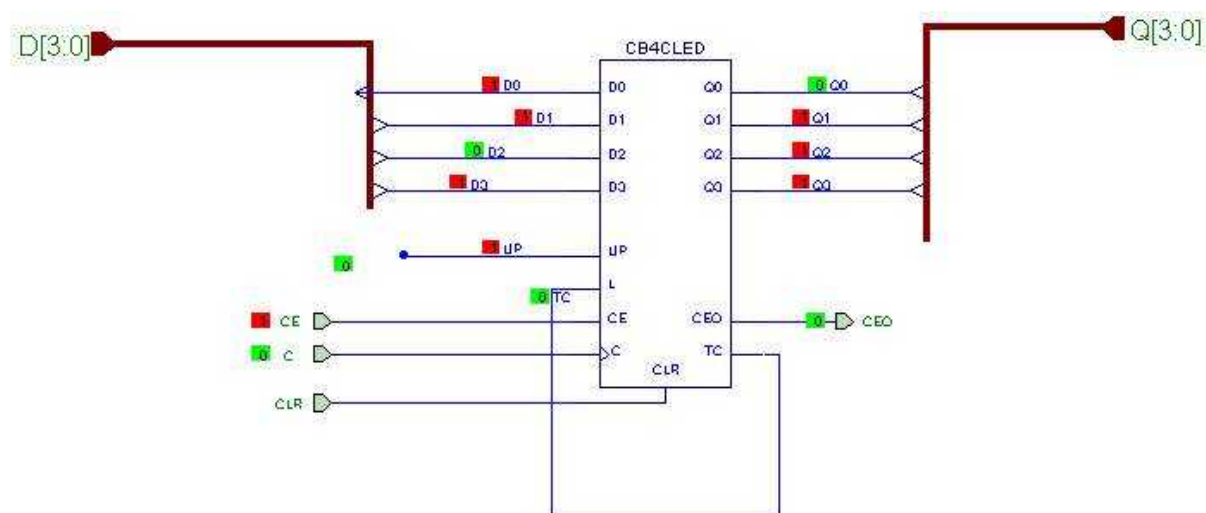
CEO – służy do łączenia kaskadowego liczników

Zadania poszczególnych wejść licznika przedstawiono na rys.1 i 2.



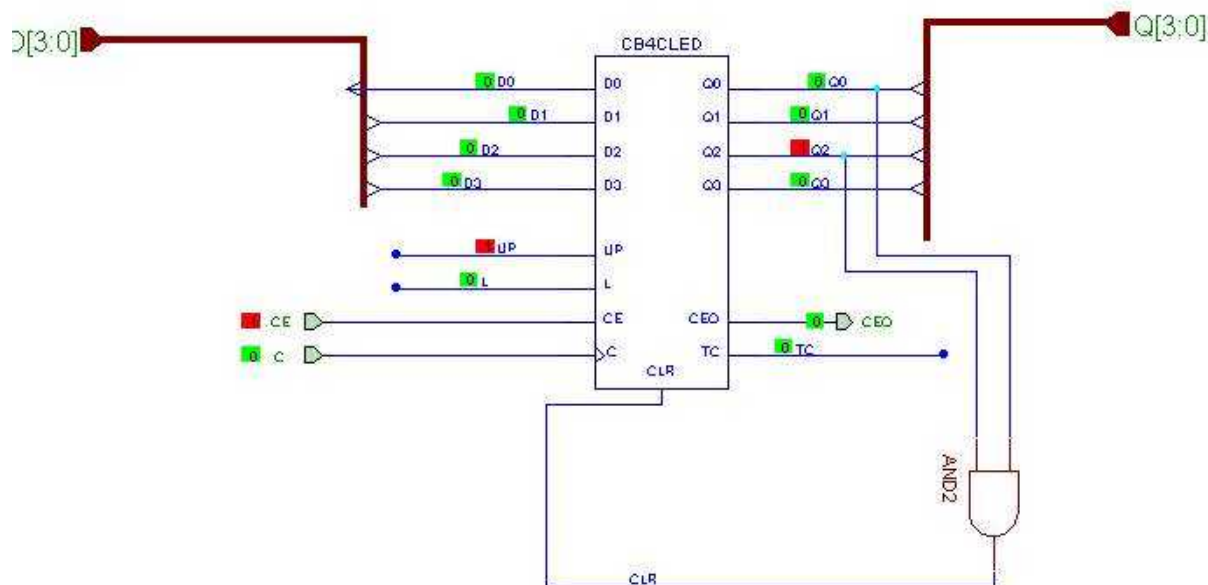


**Licznik modulo 5 zbudowany na bazie elementu bibliotecznego CB4CLED zliczający w górę.**

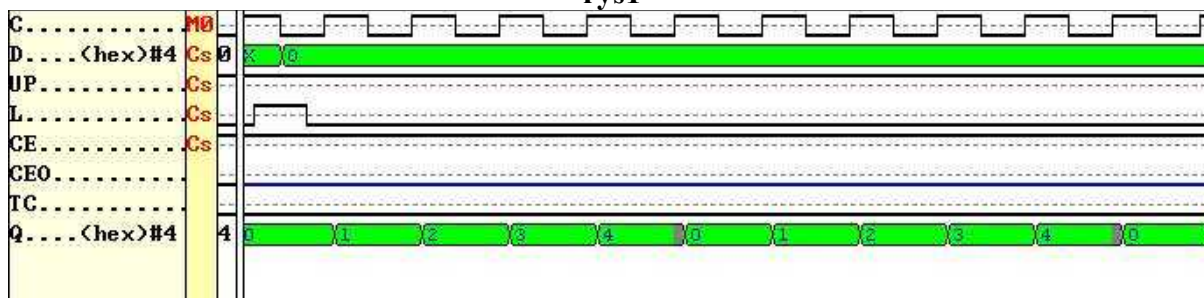


Licznik ten zlicza w górę począwszy od wartości 11 i kolejno: 12,13,14,15,11,itd. Wartość 11 (11=16-5) jest podana na wejście licznika, po jednym cyklu zliczania licznik powraca do wartości 11. Dzieje się to tak, gdyż po osiągnięciu stanu 15 przez licznik na wyjściu TC pojawia się impuls, który jest podawany na wejście L , które powoduje przepisanie na wyjście licznika wartości wejściowej (11), co ilustruje poniższy wykres.





rys1



rys2.

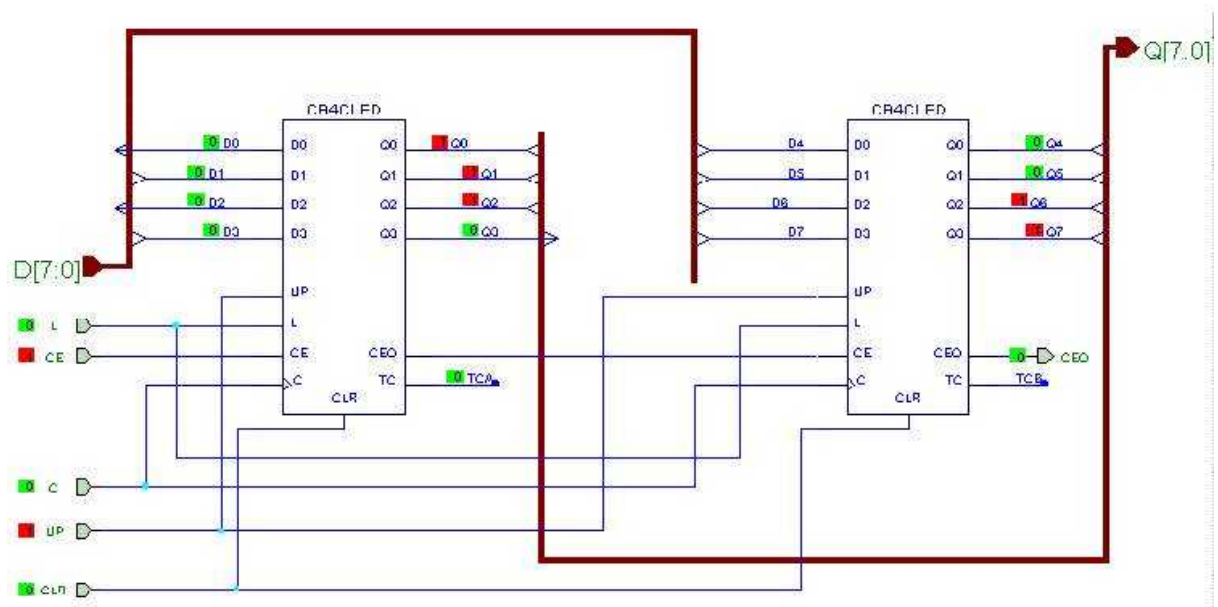


Licznik zlicza od wartości 0 do wartości 4. Po osiągnięciu wartości 4 licznik krótkotrwale osiąga wartość 5 po czym zostaje zresetowany do wartości początkowej 0. Można to zaobserwować na rys1. w postaci zaciemnionych fragmentów. Natomiast na rys2. zobrazowano to w powiększeniu.

### Kaskada liczników

Układ pozwalający łączyć dowolną ilość liczników w licznik mod  $2^n$ .

Układ przedstawiony poniżej zawiera dwa liczniki połączone w kaskadę.



Na rysunkach poniżej przedstawiono przykładowe fragmenty z wykresów zegarowych licznika, obrazujące sposób liczenia.

