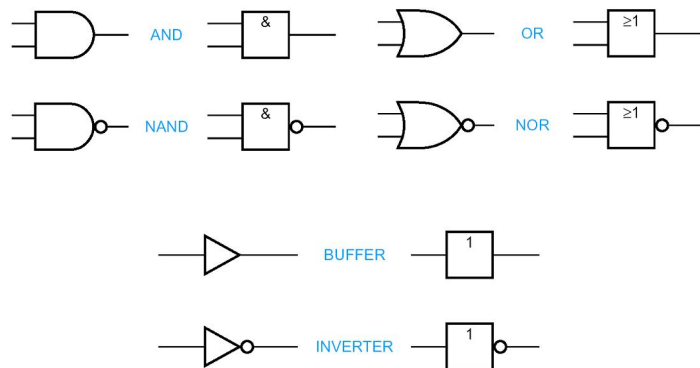


Bramki

Technika cyfrowa

Symbole bramek IEEE



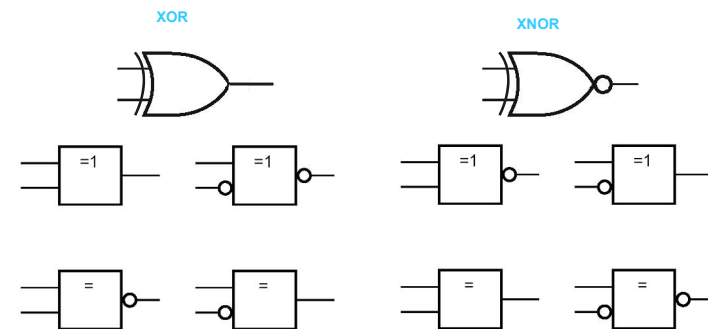
Katedra Elektroniki AGH

Zagadnienia

- Funkcje logiczne
- Parametry bramek
- Bramka TTL NAND
- Bramka OC
- Bramka Schottky'ego
- Bramka z układem Schmitta
- Bramki CMOS
- Bramki BiCMOS
- Rodziny bramek
- Problemy połączeń między bramkami różnych rodzin

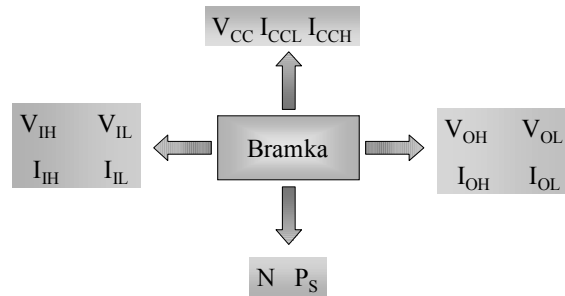
Katedra Elektroniki AGH

Symbole bramek IEEE



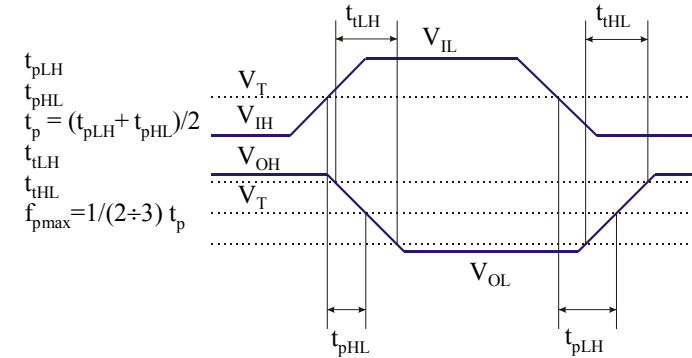
Katedra Elektroniki AGH

Parametry statyczne bramek



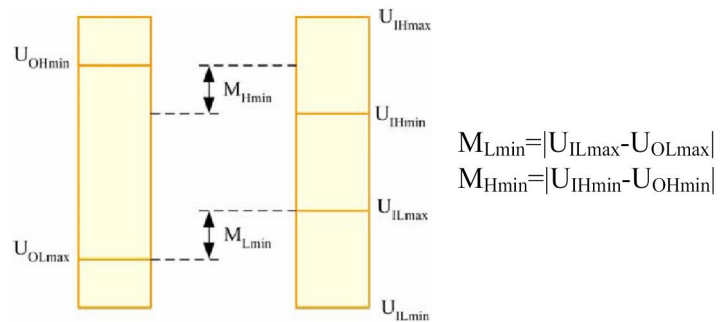
Katedra Elektroniki AGH

Parametry dynamiczne bramek



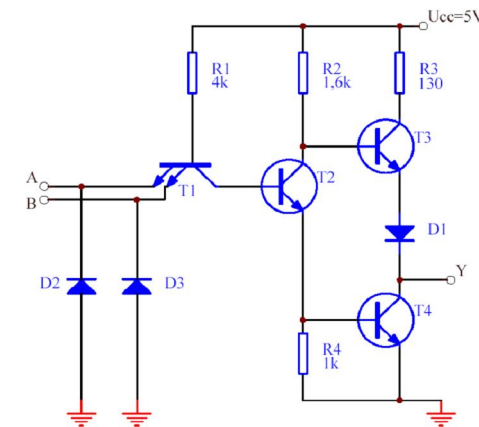
Katedra Elektroniki AGH

Odporność na zakłócenia



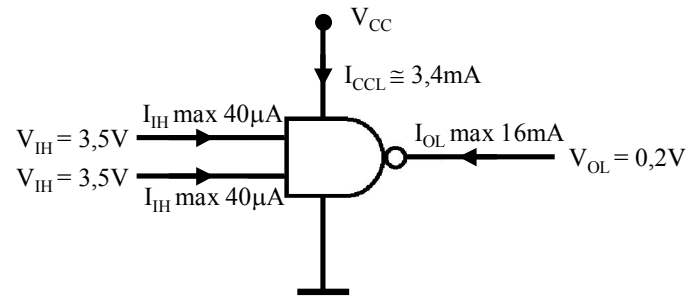
Katedra Elektroniki AGH

TTL NAND



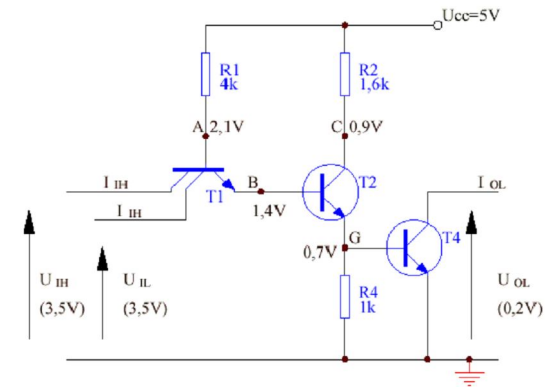
Katedra Elektroniki AGH

Stan włączenia



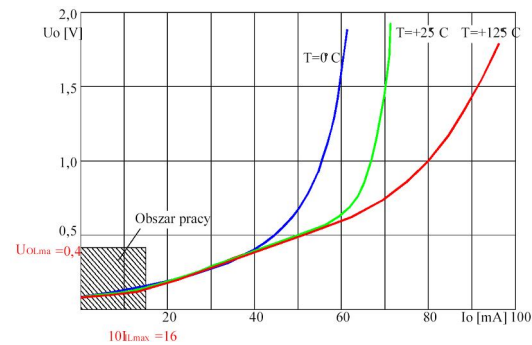
Katedra Elektroniki AGH

Stan włączenia



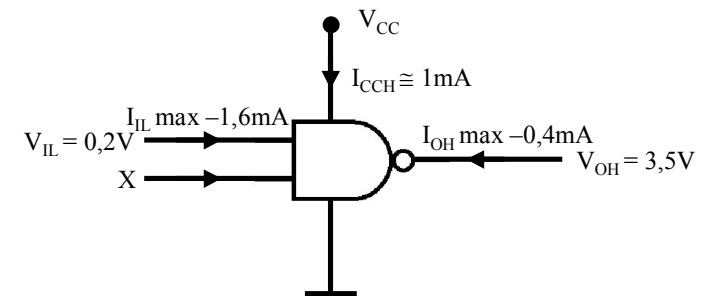
Katedra Elektroniki AGH

Stan włączenia



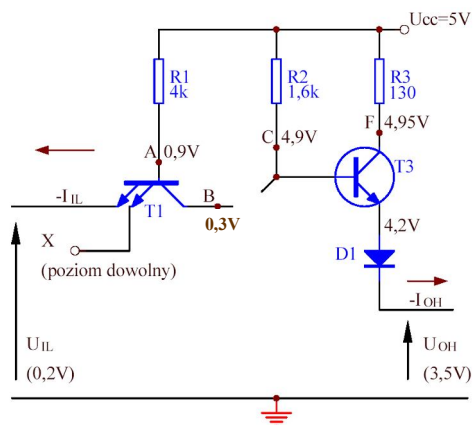
Katedra Elektroniki AGH

Stan wyłączenia



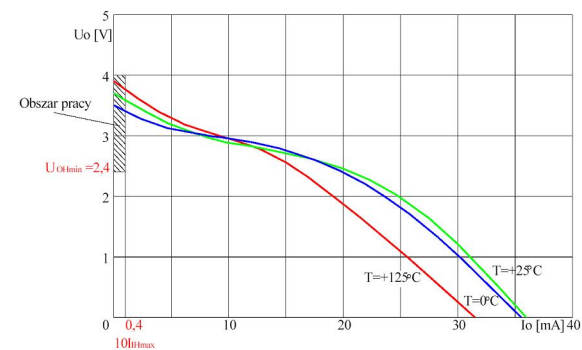
Katedra Elektroniki AGH

Stan wyłączenia



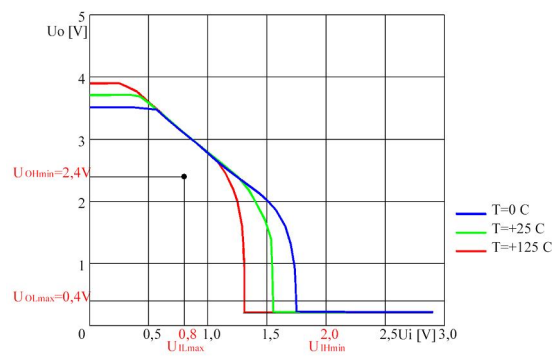
Katedra Elektroniki AGH

Stan wyłączenia



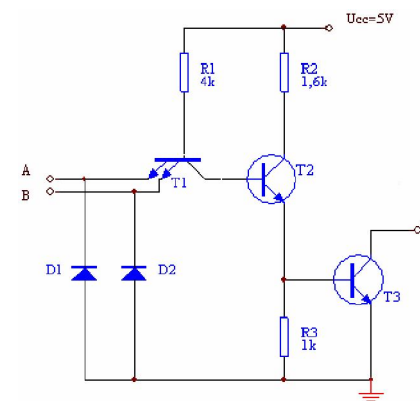
Katedra Elektroniki AGH

Charakterystyka przejściowa bramki TTL



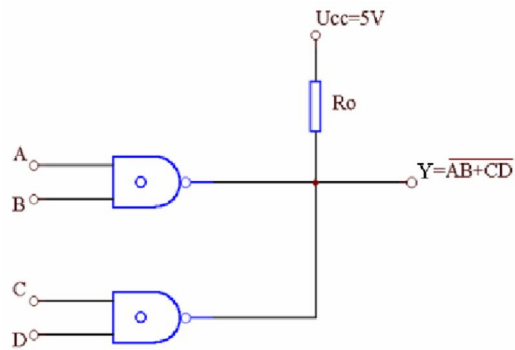
Katedra Elektroniki AGH

Bramka OC



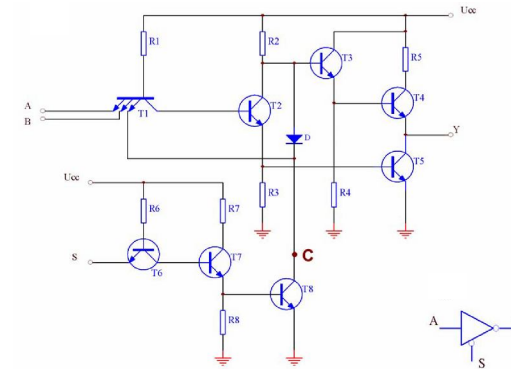
Katedra Elektroniki AGH

Bramka OC



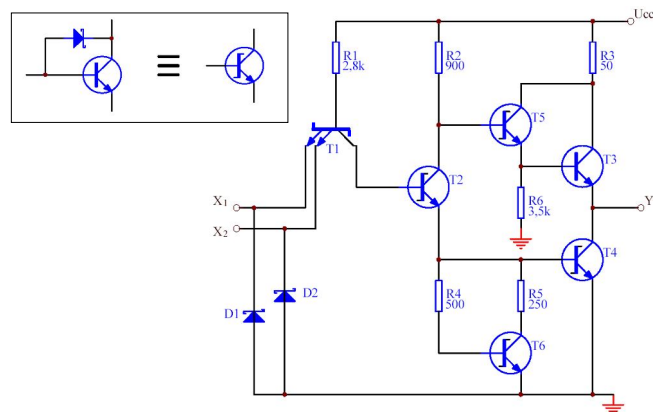
Katedra Elektroniki AGH

Bramka trójstanowa



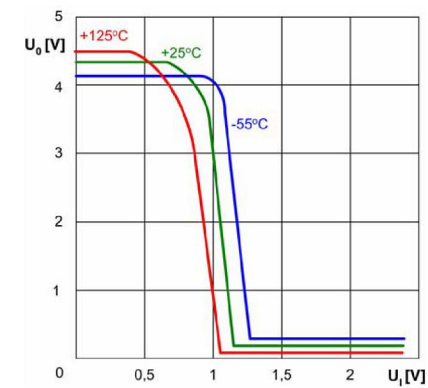
Katedra Elektroniki AGH

Bramka Schottky'ego (S)



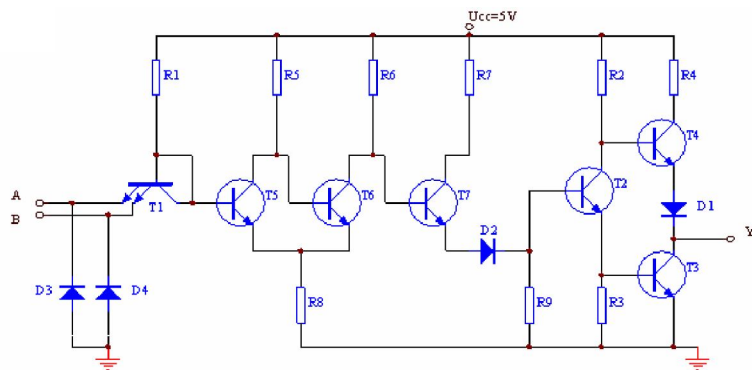
Katedra Elektroniki AGH

Bramka Schottky'ego (LS)



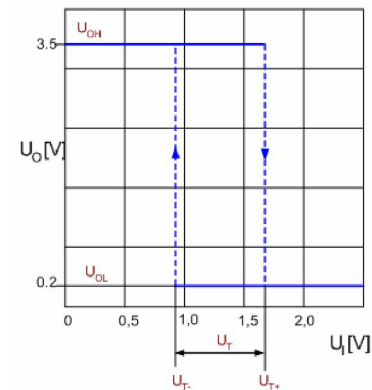
Katedra Elektroniki AGH

Bramka z układem Schmitta



Katedra Elektroniki AGH

Bramka z układem Schmitta



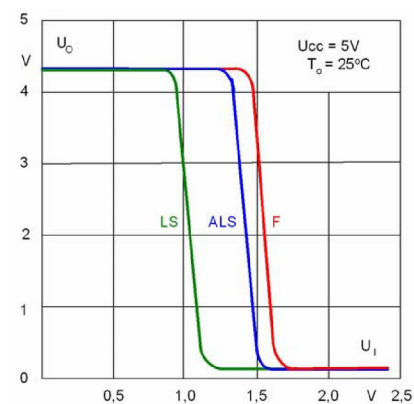
Katedra Elektroniki AGH

Bramka z układem Schmitta



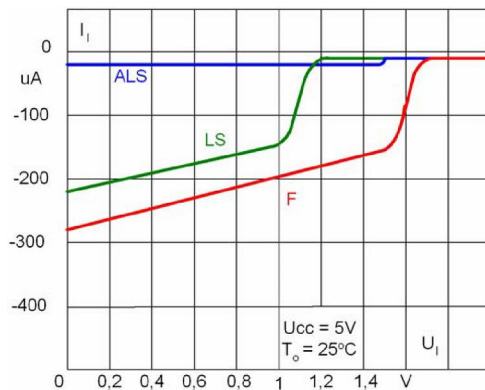
Katedra Elektroniki AGH

Charakterystyki przejściowe bramek TTL



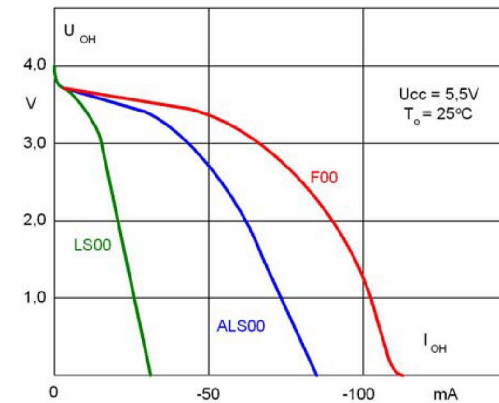
Katedra Elektroniki AGH

Charakterystyki wejściowe bramek TTL



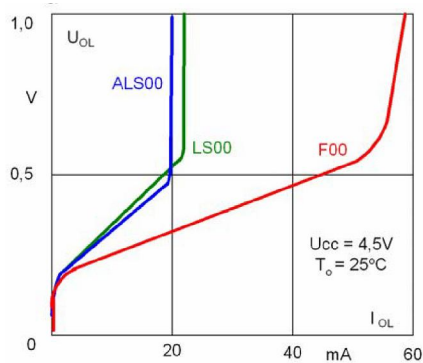
Katedra Elektroniki AGH

Charakterystyki wyjściowe bramek TTL w stanie wysokim



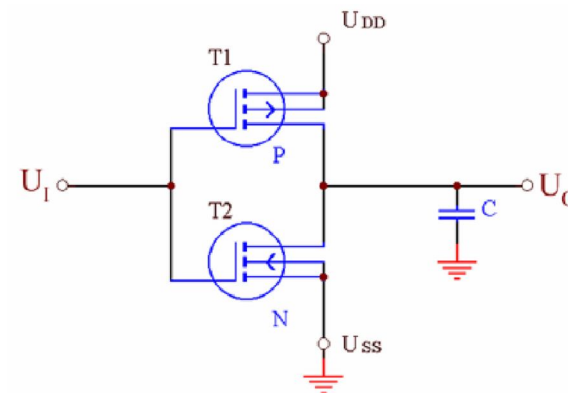
Katedra Elektroniki AGH

Charakterystyki wyjściowe bramek TTL w stanie niskim



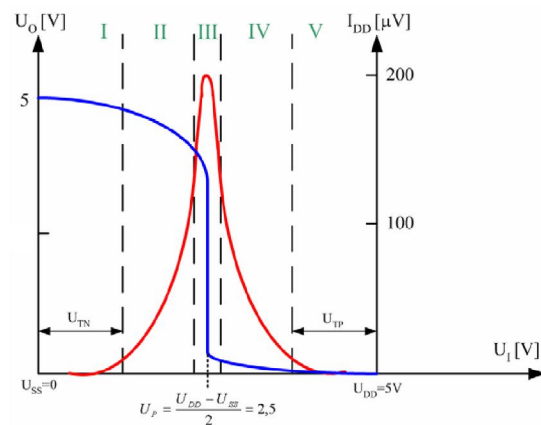
Katedra Elektroniki AGH

Inwerter CMOS



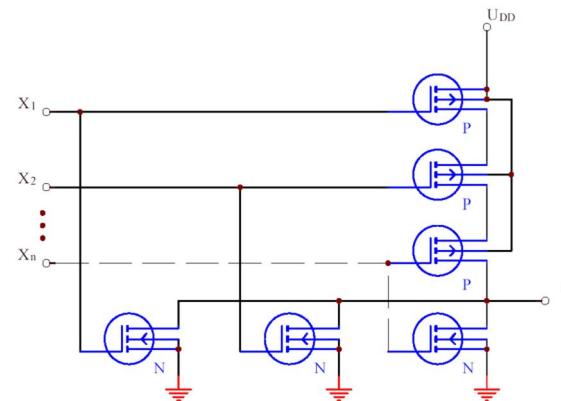
Katedra Elektroniki AGH

Inwerter CMOS



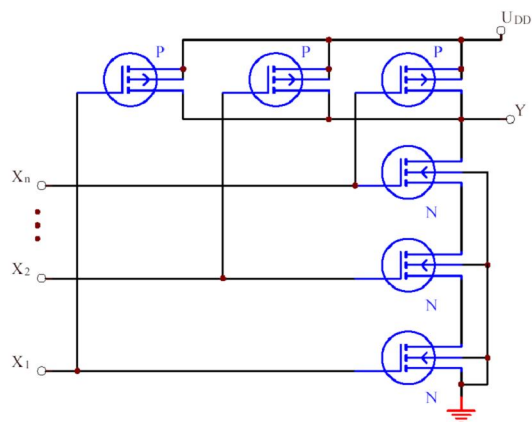
Katedra Elektroniki AGH

NOR CMOS



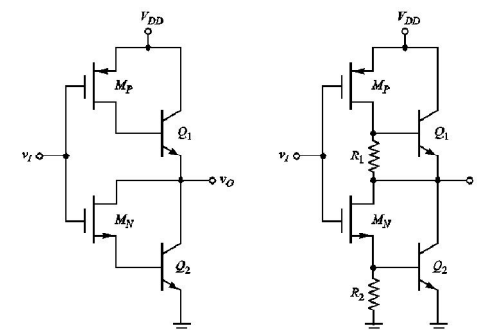
Katedra Elektroniki AGH

NAND CMOS



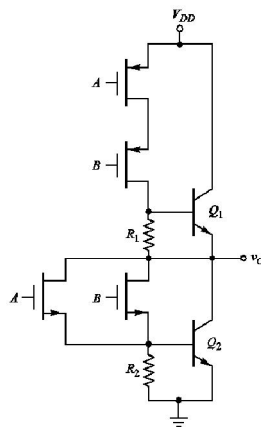
Katedra Elektroniki AGH

Inwertery BiCMOS



Katedra Elektroniki AGH

NOR BiCMOS



Katedra Elektroniki AGH

Rodziny bramek TTL

TTL - seria podstawowa

H - seria szybka (High speed) - przestarzała

L - seria malej mocy (Low power) - przestarzała

S - seria bardzo szybka (Schottky)

LS - seria malej mocy, bardzo szybka
(Low power Schottky)

F - seria bardzo bardzo szybka (Fast)

AS - seria ulepszona, bardzo szybka (Advanced Schottky)

ALS - seria ulepszona, malej mocy, bardzo szybka
(Advanced Low power Schottky)

Katedra Elektroniki AGH

Rodziny bramek CMOS

CD4000 - CMOS B-Series Integrated Circuits

HC / HCT - High Speed CMOS Logic

AC / ACT - Advanced CMOS Logic

AHC / AHCT - Advanced High Speed CMOS Logic

FCT - Fast CMOS TTL Logic

LV - Low-Voltage CMOS Technology Logic

LVC - Low-Voltage CMOS Technology Logic

ALVC - Advanced Low-Voltage CMOS Technology Logic

AVC - Advanced Very-Low-Voltage CMOS Logic

AUC - Advanced Ultra-Low-Voltage CMOS Logic

Katedra Elektroniki AGH

Rodziny bramek BiCMOS

BCT - BiCMOS Technology Logic

ABT - Advanced BiCMOS Technology Logic

ABTE/ETL - Advanced BiCMOS Technology/
Enhanced Transceiver Logic

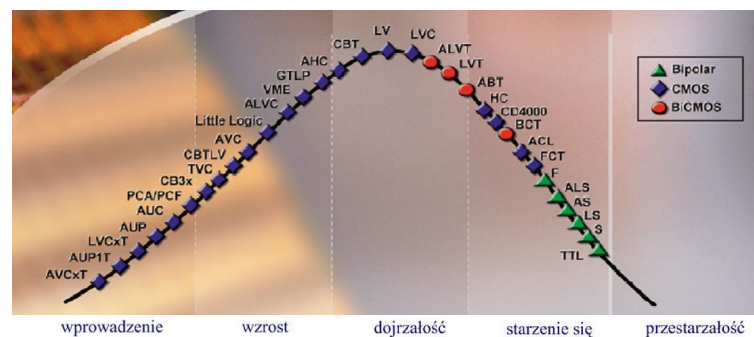
LVT - Low-Voltage BiCMOS Technology Logic

ALB - Advanced Low-Voltage BiCMOS Logic

ALVT - Advanced Low-Voltage BiCMOS Technology Logic

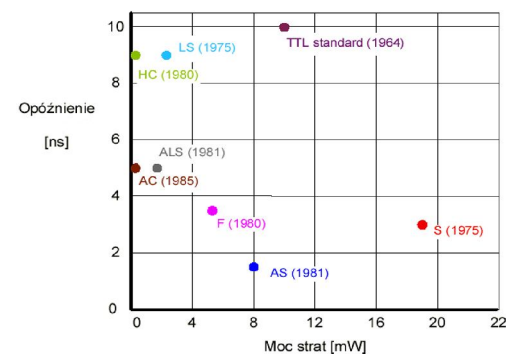
Katedra Elektroniki AGH

Czas życia układów scalonych



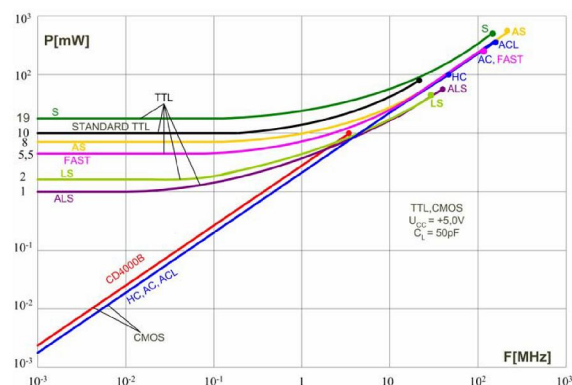
Katedra Elektroniki AGH

Opóźnienie propagacji i moc strat



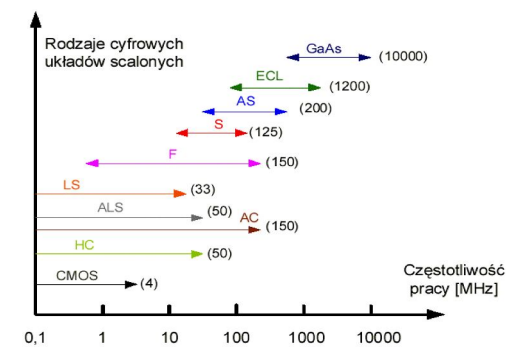
Katedra Elektroniki AGH

Zależność mocy strat od częstotliwości

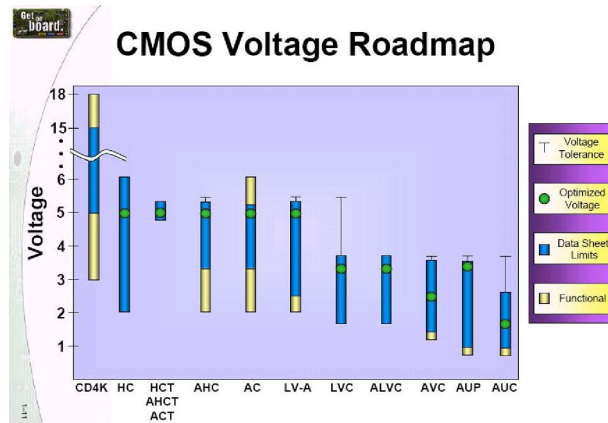


Katedra Elektroniki AGH

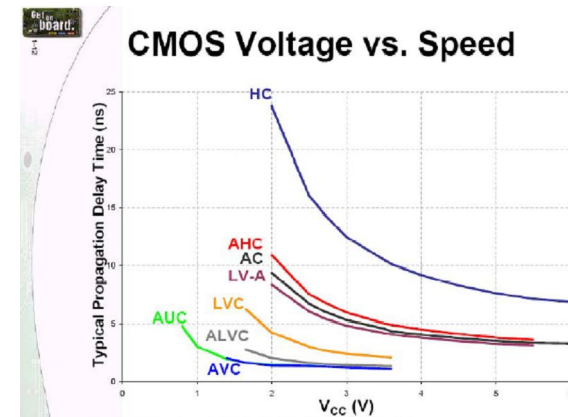
Zakres częstotliwości pracy



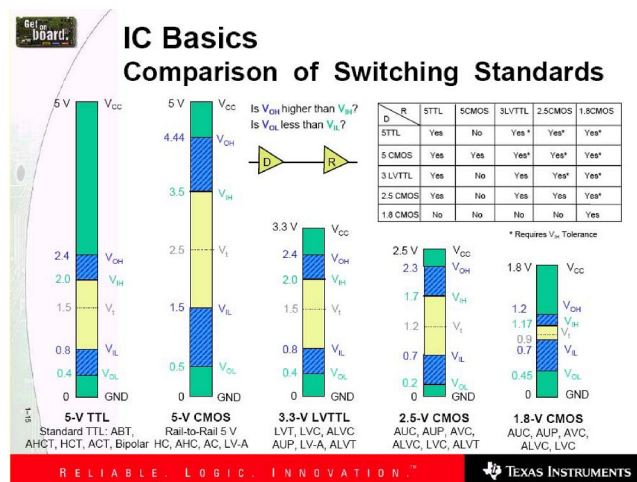
Katedra Elektroniki AGH



Katedra Elektroniki AGH



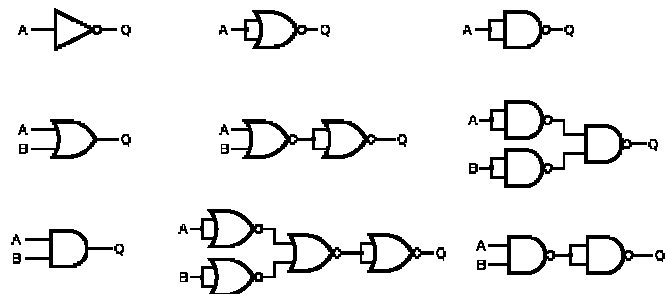
Katedra Elektroniki AGH



Family	Operating Voltage Range (V)	Optimized Voltage (V)	Propagation Delay - t_{pd} (typ) (ns)	Output Drive (mA)	Input Tolerance (V)
AUP	0.8 to 3.6	3.3	3.5	4	3.6
AUC	0.8 to 2.7	1.8	2.0	8	3.6
LVC	1.65 to 5.5	3.3	3.0	24	5.5
AHC	2.0 to 5.5	5.0	5.0	8	5.5
AHCT	4.5 to 5.5	5.0	5.0	8	5.5
CBT	4.5 to 5.5	5.0	0.25 [†]	— [†]	5.5
CBTD	4.5 to 5.5	5.0	0.25 [†]	— [†]	5.5
CBTLV	2.3 to 3.6	3.3	0.25 [†]	— [†]	3.6

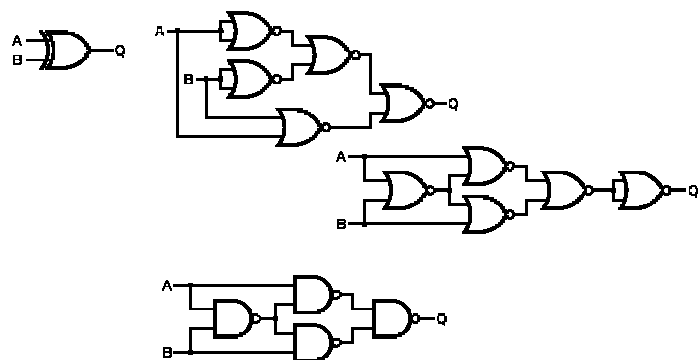
Katedra Elektroniki AGH

Wymienność bramek



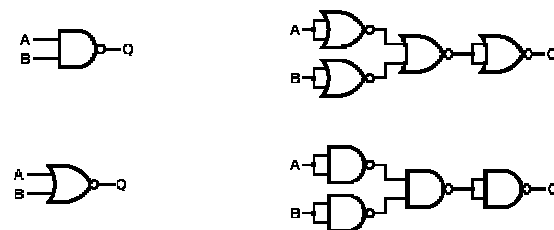
Katedra Elektroniki AGH

Wymienność bramek



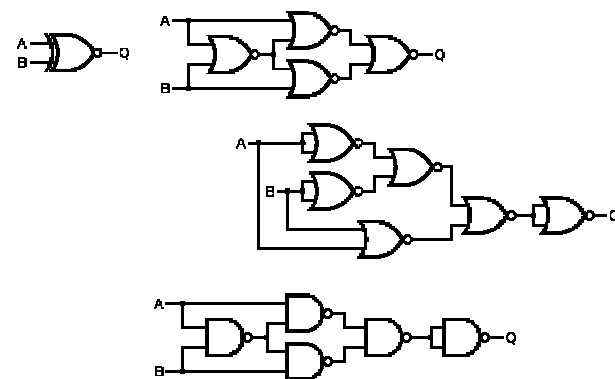
Katedra Elektroniki AGH

Wymienność bramek



Katedra Elektroniki AGH

Wymienność bramek



Katedra Elektroniki AGH